

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-241445

(43)Date of publication of application : 28.08.1992

(51)Int.Cl.

H01L 23/50

H01L 23/12

(21)Application number : 03-003013

(71)Applicant : NEC CORP

(22)Date of filing : 16.01.1991

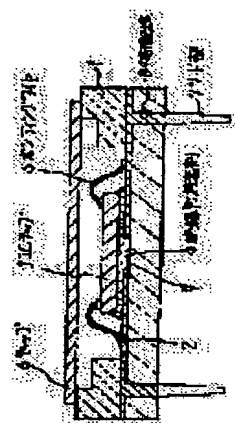
(72)Inventor : CHATANI MASAO

(54) SEMICONDUCTOR INTEGRATED CIRCUIT DEVICE

(57)Abstract:

PURPOSE: To eliminate the need of changing the size of a bonding stitch even when the size of an IC chip is changed by providing the bonding stitch on a die attach.

CONSTITUTION: A bonding stitch 2 and die attach 9 are put in the same plane and the bonding stitch 2 is extended to the vicinity of the die attach 9. After an IC chip 3 is stuck onto the die attach 9 and bonding stitch 2 of a ceramic package with an insulating bonding agent 4, the pad of the IC chip 3 and the bonding stitch outside the sticking area are bonded to each other with bonding wires 5 and sealed with a cap 6.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(11)特許出願公開番号

(43)公開日 平成4年(1992)8月28日

技術表示箇所

23/12

7352-4M

H01L 23/12

W

審査請求 未請求 請求項の数1(全 4 頁)

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 茶谷 雅夫

東京都港区芝五丁目7番1号日本電気株式会社内

(74)代理人 弁理士 内原 晋

(57) 【要約】

【効果】半導体チップ3のサイズが変更されても、セラミックケース1がそのまま使用できる。



【特許請求の範囲】

【請求項1】 ダイアタッチ上に接着剤で固着された半
 導体チップと、前記チップ上のパッドと外部リードに電
 氣的に接続されたボンディングステッチとを接続するボ
 ンディングワイヤとを備えた半導体集積回路装置におい
 て、前記ボンディングステッチは前記ダイアタッチ上に
 設けられていることを特徴とする半導体集積回路装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体集積回路装置に関
 し、特にセラミックICケースに関する。

【0002】

【従来の技術】 従来のセラミックICパッケージは、図
 4、図5に示すように、セラミックケース部11、ボン
 ディングステッチ12、ダイアタッチ19、内部配線1
 8、リード部17、キャップ16とで構成され、ICチ
 ップ13をダイアタッチ19に金-シリコン合金又は
 銀ペースト等の様な導電性接着剤10で接着し、ICチ
 ップ13のパッドとケースのボンディングステッチ12
 とをボンディングワイヤ15で結線している。ここで、
 ダイアタッチ19とボンディングステッチ12との間
 には段があり、ボンディングステッチ12が一段高くな
 っている構造であり、ダイアタッチ19とボンディングス
 テッチ12とが別々の領域に分けられていた。

【0003】

【発明が解決しようとする課題】 このような従来のセラ
 ミックICパッケージでは、ICチップ13をマウント
 する。ダイアタッチ19に対し、ボンディングステッチ
 12が1段高くなりさらに外側に位置する為、ボンディ
 ングステッチ12のボンディング可能な領域が小さくな
 り、チップサイズの小さいICではボンディングステッ
 チ12とICチップ13のパッドとの距離が遠くなり、
 たれさがったりして、不良品となる可能性が非常に高
 くなる為、組立可能なチップサイズが非常に限られる。
 従って、さまざまな形のICペレットに対し、そのつど
 ICパッケージを新たに開発するか、ICペレットの系に
 制限を加えるかが必要となり、開発期間が長くなった
 り、コストが上ったりするという問題点があった。

【0004】 本発明の目的は、前記問題点が解決され、
 ICチップのサイズが変更になっても、ボンディングス
 テッチの寸法を変更せずに済むようにした半導体集積回
 路装置を提供することにある。

【0005】

【課題を解決するための手段】 本発明の構成は、ダイア
 タッチ上に接着剤で固着された半導体チップと、前記チ
 ップ上のパッドと外部リードに電氣的に接続されたボン
 ディングステッチとを接続するボンディングワイヤとを
 備えた半導体集積回路装置において、前記ボンディング
 ステッチは前記ダイアタッチ上に設けられていることを
 特徴とする。

【0006】

【実施例】 図1は本発明の一実施例のセラミックケー
 スからキャップを除去した状態を示す平面図、図2は本発
 明の一実施例のセラミックケースを示す断面図である。

【0007】 図1、図2において、本実施例は、セラミ
 ックケース1、ボンディングステッチ2、ICチップ
 3、絶縁性接着剤4、ボンディングワイヤ5、キャップ
 6、リード部7、内部配線8、ダイアタッチ9を含み、
 構成される。

【0008】 本実施例の半導体集積回路装置に使用する
 セラミックパッケージは、従来のセラミックパッケージ
 の様なダイアタッチ19とボンディングステッチ12を
 分ける段差を無くし、従来ボンディングステッチ12と
 していた部分も、ダイアタッチ9と同じ平面とする。ま
 た、ボンディングステッチ2はダイアタッチ9と同一平
 面上に置かれ、ダイアタッチ9の中心付近までボンディ
 ングステッチ2を延ばす。

【0009】 セラミックパッケージのダイアタッチ9及
 びボンディングステッチ2上に、ICチップ3を絶縁性
 接着剤4で接着した後、ICチップ3のパッドと接着領
 域外のボンディングステッチ2とをワイヤ5でボンディ
 ングし、キャップ6で封止する。

【0010】 特に長方形のICチップ3の場合、従来は
 専用のセラミックケースを開発する必要があったのに対
 し、本実施例によれば、ボンディングステッチ2がダイ
 アタッチ9の中心付近まで延長されている為、ダイアタ
 ッチ9及びボンディングステッチ2上にICチップ3を
 絶縁性接着剤4で接着した後、接着領域の外側のICチ
 ップ3近傍のボンディングステッチ2とワイヤボンディ
 ングすれば良く、ボンディングワイヤ5は短かく、ショ
 ート等の不良をおこす事はない。

【0011】 図3は、本発明の他の実施例の半導体集積
 回路装置の断面図である。

【0012】 図3において、本実施例は、セラミックケ
 ース21、ボンディングステッチ22、ICチップ2
 3、絶縁性接着剤24、ボンディングワイヤ25、キャ
 ップ26、リード部27、内部配線28を含み、構成さ
 れる。

【0013】 本実施例では、ボンディングステッチ22
 がダイアタッチ上につくられた溝の中に埋込れており、
 ダイアタッチの平坦性を保ち、かつボンディングステッ
 チ22間のショート等を防ぐ上で有効である。

【0014】 以上説明したように、本実施例によれば、
 ボンディングステッチをダイアタッチ上に直接形成し、
 特に前記ボンディングステッチが前記ダイアタッチの中
 心付近まで延長され、ICチップを前記ダイアタッチ及
 び前記ボンディングステッチ上に絶縁性接着剤で接着し
 た後、前記ICチップと前記ボンディングステッチの絶
 縁性接着剤で被覆されていない領域とをワイヤボンディ
 ングする事を特徴とする。

【0015】

【発明の効果】以上説明したように、本発明は、従来のセラミックケースのダイアタッチとボンディングステッチの間の段差をとりぞき、ダイアタッチとボンディングステッチを略同一平面にしたから、マウント可能な面積が大幅に広くなり、さらにボンディングワイヤの長さを長くする事無く一定に保てるし、各種の大きさ、形のICチップに対して容易に対応できるという効果がある。

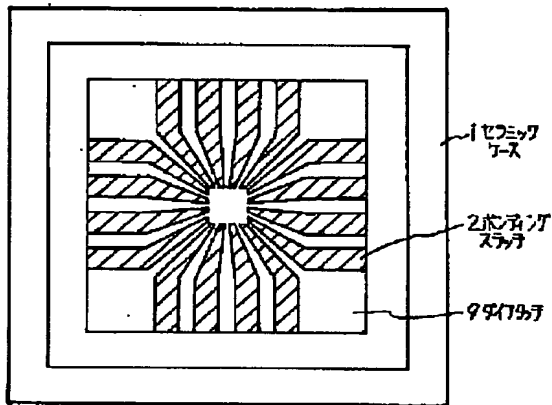
【図面の簡単な説明】

【図1】本発明の一実施例の半導体集積回路装置の内部状態を示す平面図である。

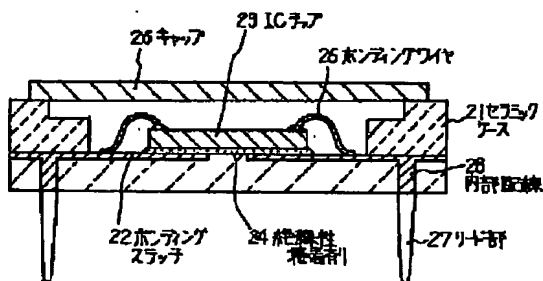
【図2】本発明の一実施例の断面図である。

【図3】本発明の他の実施例の断面図である。

【図1】



【図3】



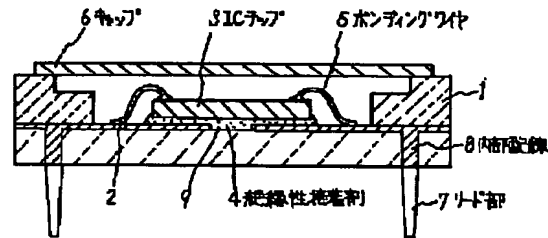
【図4】従来のセラミックパッケージ内部を示す平面図である。

【図5】図4のパッケージの断面図である。

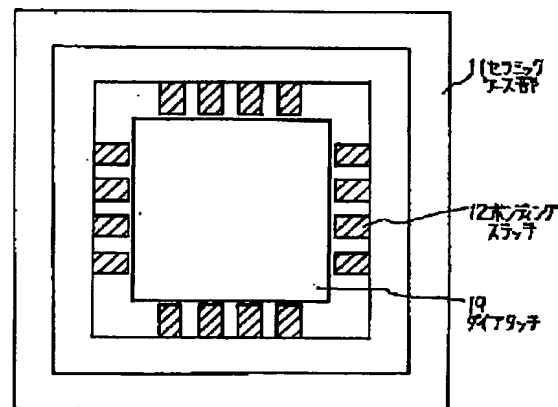
【符号の説明】

- 1, 11, 21 セラミックパッケージ
- 2, 12, 22 ボンディングステッチ
- 3, 13, 23 ICチップ
- 4, 24 絶縁性接着剤
- 5, 15, 25 ボンディングワイヤ
- 6, 16, 26 キャップ
- 7, 17, 27 リード部
- 8, 18, 28 内部配線
- 9, 19, 29 ダイアタッチ
- 10 導電性接着剤

【図2】



【図4】



(4)

特開平4-241445

【図5】

